

## Solar Orbiter LFR - Issues

#	Tracker	Status	Priority	Subject	Assignee	Updated
555	Task	Closed	Normal	Errata RPW-MEB-LFR-SPC-00061-1-8_FPGA_Architecture_Design	Jean-Christophe Pellion	26/10/2015 04:20 PM
258	Support	Closed	Normal	Numéro de version du code VHDL	Jean-Christophe Pellion	10/02/2015 04:27 PM
227	Task	Closed	Normal	Calibration	Jean-Christophe Pellion	10/02/2015 04:22 PM
234	Bug	Closed	Normal	Problème sur la forme d'onde ("écrêtage" vers 1.5 V d'amplitudes)	Jean-Christophe Pellion	02/10/2014 09:26 AM
33	Feature	Closed	Normal	sous-échantillonnage des signaux électriques DC (s1, s2 et s3)	Jean-Christophe Pellion	03/09/2014 09:42 AM
31	Feature	Closed	Normal	filtrage + sous échantillonnage 8 voies	Jean-Christophe Pellion	03/09/2014 09:42 AM
14	Task	Closed	High	Fichier de configuration FPGA	Jean-Christophe Pellion	13/03/2014 07:17 AM
13	Task	Closed	Normal	Mise à jour de la documentation VHDL	Jean-Christophe Pellion	13/03/2014 07:17 AM