

LFR-FSW - Bug #984

FFT retirée alors que en dehors du TBAD

16/03/2017 04:26 PM - bruno katra

Status:	Closed	Start date:	16/03/2017
Priority:	Immediate	Due date:	
Assignee:	paul leroy	% Done:	100%
Category:		Estimated time:	0.00 hour
Target version:		Spent time:	0.00 hour
revision:	r0		

Description

Injection du signal suivant synchronisé avec le modulus du filtre PAS (enabled) :

première seconde : signal à 16Hz

3 secondes suivantes : 100Hz

signal01.png

Avec les paramètres PAS suivants on obtient le comportement attendu : la première seconde (16hz) est bien filtrée

TBAD = 1.0

SHIFT = 0

OFFSET = 0

MODULUS = 0

asmf2-01.png

On met ensuite le TBAD = 0.0, on obtient le comportement attendu : on voit bien les 2 pics à 16Hz et 100Hz :

asmf2-02.png

Par contre après, on met un OFFSET = 1 en laissant le TBAD = 0.0 : le pic de 16 Hz est filtré alors qu'il ne devrait pas :

asmf2-03.png

NB1 :

on peut observer le même comportement avec une conf analogue : OFFSET =0 / SHIFT =1.0 / TBAD = 0.0

NB2 :

Si l'on met un TBAD = 1.0 avec les conf citées on voit bien le pic de 100 Hz qui diminue comme attendu mais le pic de 16Hz reste filtré.

Contexte du test

FSW 3.2.0.2

VHDL 1.1.91

EM1 AVEC Timegen

StarDundee

Analog discovery

History

#1 - 16/03/2017 04:39 PM - bruno katra

- Description updated

#2 - 17/03/2017 05:46 PM - bruno katra

- File asmf2-11.png added

- File asmf2-12.png added

- Status changed from New to In Progress

Test rejoué en 3.2.0.5 : le comportement a changé mais est toujours erroné :

On injecte toujours le même signal:

signal01.png

SANS FILTRAGE on a :

asmf2-11.png
AVEC TBAD=0.0, on s'attend a avoir le même comportement que SANS FILTRAGE, or on voit que la première seconde (16 Hz) est filtrée:

asmf2-12.png
PAR CONTRE, le comportement de l'offset semble corrigé (ci-dessous TBAD = 1.0, SHIFT = 0, OFFSET = 1):

asmf2-13.png
Contexte du test

FSW 3.2.0.5
VHDL 0.1.91
Mini-LFR AVEC Timegen
StarDundee
Analog discovery

#3 - 17/03/2017 05:49 PM - bruno katra

- File asmf2-13.png added

#4 - 20/03/2017 11:19 AM - bruno katra

- Status changed from In Progress to Closed

- % Done changed from 0 to 100

résolu en fsw-355-c502a62ca98f

FSW 3.2.0.5-355-c502a62ca98f
VHDL 0.1.91
Mini-LFR AVEC Timegen
StarDundee
Analog discovery

Files

signal01.png	14.3 KB	16/03/2017	bruno katra
asmf2-01.png	31.7 KB	16/03/2017	bruno katra
asmf2-02.png	33 KB	16/03/2017	bruno katra
asmf2-03.png	31.7 KB	16/03/2017	bruno katra
asmf2-11.png	28.2 KB	17/03/2017	bruno katra
asmf2-12.png	27 KB	17/03/2017	bruno katra
asmf2-13.png	29.6 KB	17/03/2017	bruno katra