

LFR-FSW - Task #928

Delivery 3.2.0.1

07/02/2017 09:36 AM - paul leroy

Status: Closed	Start date: 07/02/2017
Priority: Normal	Due date:
Assignee: Veronique bouzid	% Done: 0%
Category:	Estimated time: 0.00 hour
Target version:	Spent time: 0.00 hour
revision: r0	

Description

```
*****  
*** 3.2.0.1 *** 07 FEB 2017  
_____  
__ fsw__ Changeset: 346 (698df4d9c944)  
  
3.2.0.1  
AVGV task started properly
```

History

#1 - 07/02/2017 09:38 AM - paul leroy

- File deleted (README)

#2 - 07/02/2017 09:39 AM - paul leroy

- File deleted (fsw-3-2-0-0)

#3 - 07/02/2017 09:39 AM - paul leroy

- File fsw-3-2-0-1 added

- File README added

#4 - 08/02/2017 07:35 AM - paul leroy

- Assignee set to Veronique bouzid

#5 - 08/02/2017 11:31 AM - Veronique bouzid

- Status changed from New to Resolved

Installation du soft 3.2.0.1 sur pc-solar3 dans le répertoire /opt/LFR/LFR-FSW/3.2.0.1

Création du répertoire de données /home/validation/data/R3++3.2.0.1/1.1.91

Création du répertoire /opt/VALIDATION_NEW qui est une recopie de VAMIDATION_R3plus.

Il faudra repartir du depot.

Mise à jour des fichiers d'initialisation LFRControlPlugin_start.py param.py

Lancement du test de surveillance des hk (/home/validation/SCRIPT/just_hk_survey.py) et vérification avec LFR EGSE de la version de soft utilisée ainsi que du FPGA.

Tout semble optimal.

1- lancement de /home/validation/SCRIPT/just_hk_survey.py

Les fichiers de logs (2017_02_03-10_01_06-*) sont rangés dans le repertoire /home/validation/data/R3+/3.1.0.7/1.1.91/TESTS-UNITAIRES/just_hk.

2- /home/validation/SCRIPT/just_normal_mode.py

De même, j ai lancé 400 sec de normal mode pour vérifier que le champ PA_LFR_ACQUISITION_TIME était correct (pas à zéro). Le test est concluant, le champ PA_LFR_ACQUISITION_TIME de la premiere TM_LFR_SCIENCE_NORMAL_CWF_F3 =0x80000001fcef , ce qui est cohérent

avec l'entrée dans le mode normal (TIME=0x80000001b890 sur la TM_LFR_TC_EXE_SUCCESS).
Les fichiers de logs ()2017_02_08-11_06_27* sont rangés dans le répertoire
/home/validation/data/R3+/3.1.0.7/1.1.91/TESTS-UNITAIRES/just_normal_mode.

--> Lancement des Tests d'interfaces

Contexte du test

FSW 3.2.0.1
VHDL 1.1.91
EM1 sans Timegen
SocExplorerEngine.getSocExplorer: Version = 0.7.0, Branch = 0.6, Changeset = c459540a6dbd+
StarDundee

#6 - 10/03/2017 02:41 PM - Veronique bouzid

- Status changed from Resolved to Closed

Files

README	21.7 KB	07/02/2017	paul leroy
fsw-3-2-0-1	4.05 MB	07/02/2017	paul leroy