

LFR-FSW - Bug #743

calcul des PA_LFR_RW_MASK à partir des CP_RPW_SC_RWX_FY

13/07/2016 06:35 PM - Gerald Saule

Status:	Closed	Start date:	13/07/2016
Priority:	Normal	Due date:	
Assignee:	Veronique bouzid	% Done:	100%
Category:	R3+	Estimated time:	0.00 hour
Target version:		Spent time:	0.00 hour
revision:	r0		

Description

Pour les cas suivants:

F=0Hz,128Hz,2048Hz

Le FSW ne masque pas la fréquence 0Hz sur F1 pour CP_RPW_SC_RWX_FY=0Hz, alors que 0Hz est bien centrée sur un BIN de fréquence et donc il faut enlever théoriquement 3 BINs[-1(hors spectre) 0 1].

Le FSW ne masque pas la fréquence 127Hz sur F2 pour CP_RPW_SC_RWX_FY=128Hz, alors que 128Hz est bien centrée sur un BIN de fréquence et donc il faut enlever théoriquement 3 BINs[127 128 129(hors spectre)].

Le FSW ne masque pas la fréquence 2047Hz sur F1 pour CP_RPW_SC_RWX_FY=2048Hz, alors que 2048Hz est bien centrée sur un BIN de fréquence et donc il faut enlever théoriquement 3 BINs[2047 2048 2049(hors spectre)].

L'idée c'est que le FSW ne devrait pas gérer cesc cas différemment des autres cas.

CF REQ-LFR-SRS-6017_Ed1

Sortie du test:

=====

F2 Word1

Expected 0b11111111111111111111111111111111

Obtained 0b11111111111111111111111111111111

Expected 0x7fffffff

Obtained 0xffffffff

```
dict_items([('CP_RPW_SC_RW4_F1', 224), ('CP_RPW_SC_RW1_F2', 144), ('CP_RPW_SC_RW4_F2', 240), ('CP_RPW_SC_RW3_F1', 192), ('CP_RPW_SC_RW3_F2', 208), ('CP_RPW_SC_RW2_F1', 160), ('CP_RPW_SC_RW2_F2', 176), ('CP_RPW_SC_RW1_F1', 128)])
```

=====

F1 Word1

Expected 0b11111111111111111111111111111111

Obtained 0b11111111111111111111111111111111

Expected 0x7fffffff

Obtained 0xffffffff

```
dict_items([('CP_RPW_SC_RW4_F1', 2144), ('CP_RPW_SC_RW1_F2', 2064), ('CP_RPW_SC_RW4_F2', 2160), ('CP_RPW_SC_RW3_F1', 2112), ('CP_RPW_SC_RW3_F2', 2128), ('CP_RPW_SC_RW2_F1', 2080), ('CP_RPW_SC_RW2_F2', 2096), ('CP_RPW_SC_RW1_F1', 2048)])
```

Contexte du test

FSW 3.1.0.4

VHDL 1.1.89

MINI-LFR sans Timegen

History

#1 - 05/01/2017 03:55 PM - paul leroy

C'est normalement corrigé dans fsw >= 3.1.0.5.

J'ai recodé la fonction de génération des masques et j'ai rejoué des tests avec les trois cas proposés.

pour F = 0, les masques générés sont:

f0
ff ff ff ff ff ff ff ff ff ff ff ff ff ff fe
f1
ff ff ff ff ff ff ff ff ff ff ff ff ff ff fe
f2
ff ff ff ff ff ff ff ff ff ff ff ff ff fe

pour F = 128, les masques générés sont:

f0
ff ff ff ff ff ff ff ff ff ff ff ff ff ff fc
f1
ff ff ff ff ff ff ff ff ff ff ff ff ff fe 3f
f2
3f ff ff ff ff ff ff ff ff ff ff ff ff ff

pour F = 2048, les masques générés sont:

f0
ff ff ff ff ff ff ff ff ff ff ff ff cf ff ff
f1
3f ff ff ff ff ff ff ff ff ff ff ff ff ff
f2
ff ff ff ff ff ff ff ff ff ff ff ff ff

#2 - 05/01/2017 04:01 PM - paul leroy

- Assignee changed from paul leroy to Veronique bouzid

#3 - 27/01/2017 02:07 PM - bruno katra

- Status changed from New to Closed

- % Done changed from 0 to 100

J'ai rejoué le SVS-109 "corrigé" ce matin sur FSW 3.1.0.6 + test manuel pour 0hz : le bug est corrigé.