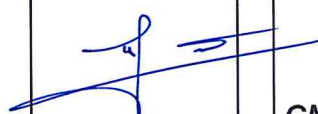



PLAN DES ESSAIS DE VALIDATION DE REPORT PROJET SOLAR ORBITER

MQR10 : CQFP 132 SIDE-BRAZED

	Nom et Fonction	Signature et Date	Diffusion Externe à (Nom) /Société
Préparé par	B. PIEROT Directeur des Opérations STEEL ELECTRONIQUE	26/08/14 	CNRS-LPP CNES
Vérifié par	C. MAGISSON Resp AP STEEL ELECTRONIQUE	 26/08/2014	Reproduction et diffusion strictement limitées aux sociétés et entités en diffusion

LOCALISATION : <\\Serveur\Doctech\CNRS-LPP\Solar Orbiter\LFR 4498\Dossier\Dossiers STEEL\SE-SOLAR-LFR-T-PLEQ-0a.doc>

CONFIDENTIALITE:

Industry Restricted (IR) :

OUI

Diffusion strictement limitée aux sociétés et entités citées en première page

Sigles et Acronymes

Sigle	Définition	Acronyme	Definition
AC	A confirmer	TBC	To be confirm
AD	A Définir	TBD	To be define
DA	Document Applicable		
N/A	Non Applicable		
CdP	Chef de Projet	PM	Project Manager
CNES	Centre National d'Etudes Spatiales	ESA	European Space Agency
CNRS-LPP	Centre National de Recherche scientifique. de Recherche scientifique. Laboratoire de Physique des Plasmas		

Industry Restricted :

Diffusion strictement limitée aux personnes et entités citées en première page

LISTE DES AC/TBC et AD/TBD

AC/AD	Paragraphe	Intitulé succinct
AC		Définition du raidisseur §5.2
AC		Définition de la mécanique support
AC		La position et le nombre de TRI AXES §5.2
AD		Fiche technique report à rédiger [DR4]

ENREGISTREMENT DES MODIFICATIONS / CHANGE RECORD

Ed/ Rev	Date	§ : Description des évolutions	Auteur
0a	28/07/2014	Création	B. PIEROT
0b	25/08/2014	Correction suite remarques LPP	B. PIEROT

Industry Restricted :

Diffusion strictement limitée aux personnes et entités citées en première page

SOMMAIRE / TABLE OF CONTENTS

1	INTRODUCTION	6
1.1	Contexte.....	6
1.2	Objet du document	6
2	DOCUMENTS.....	7
2.1	Documents Applicables	7
2.2	Documents de références et bibliographiques	7
3	DEFINITIONS	7
3.1	Structures de test ou cartes spécimens	7
4	CHAMP D'APPLICATION	8
4.1	Configuration des cartes à tester.....	8
4.2	Types de composants et procédés	8
5	STUCTURE DE TEST MQR10.....	9
5.1	Composants	9
5.2	PCB.....	9
5.3	Mécanique	11
6	CRITERES DE REUSSITE.....	12
7	CARACTERISATION DES ESSAIS DE VALIDATION.....	13
7.1	File des Essais pour MQR10.....	13
7.2	Description des Opérations et des Essais	14
7.2.1	Câblage Composants.....	14
7.2.2	Contrôle Visuel et MIP	14
7.2.3	Tests Electriques.....	14
7.2.4	Etuvage	14
7.2.5	Vernissage.....	14
7.2.6	Contrôle Visuel.....	14
7.2.7	Essais Vibration.....	15
7.2.7.1	Exigences générales (cf. [DA1] et [DA2]).....	15
7.2.7.2	Spécification Niveau ECSS	15
7.2.8	Cycles Thermiques (VRT) en PA	17
7.2.8.1	Exigences (cf. [DA1] , [DA2]).....	17

Industry Restricted :

Diffusion strictement limitée aux personnes et entités citées en première page

7.2.9 Micro section (DPA)..... 17

8 VALIDATION 17

9 ANNEXE 1 : DATASHEET DU COMPOSANT UT8ER1M32M-QFP-132..... 18

Industry Restricted :

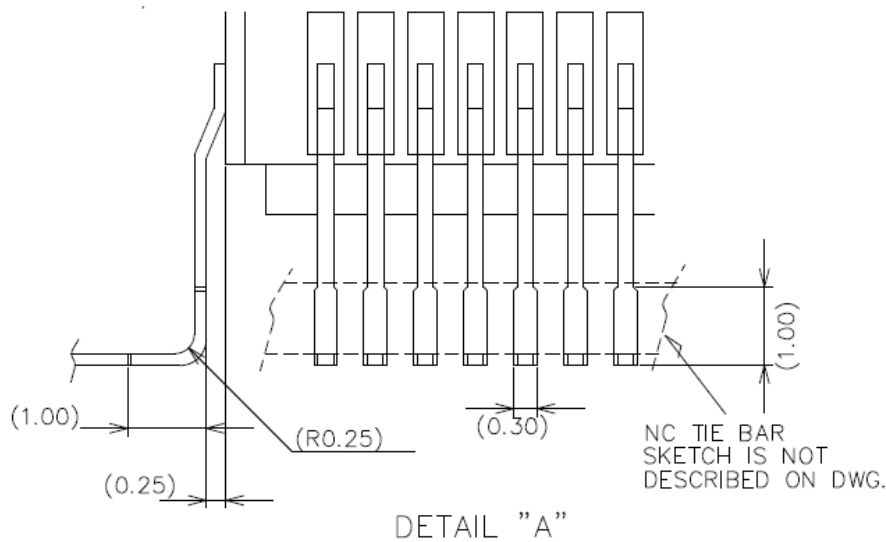
Diffusion strictement limitée aux personnes et entités citées en première page

1 INTRODUCTION

1.1 Contexte

Ce document s'inscrit dans le cadre du projet « Réalisation des cartes Low Frequency Receiver EQM/FM/SM Mission SOLAR ORBITER », utilisant un boîtier 132-lead ceramic quad flatpack, **side-brazed**, (Ref : UT8ER1M32M-QFP-132 d'Aeroflex) pour lequel aucune qualification report n'est reconnu par le CNES.

En effet, la technologie de ce boîtier est jugée critique de par la forme des broches (side-brazed) :



Pour pallier le risque lié à cette forme de broche, STEEL propose une mise en forme spécifique (cf. [DR1]) permettant de proposer un mode de report (cf. [DR2]) se rapprochant de ses standards de report de CQFP, qualifiés dans le périmètre de son ASF (Cf. [DR3]).

Ce plan de Qualification décrit le(s) vecteur(s) de test à réaliser et la file d'essais effectuée par STEEL permettant de valider la fiche technique de report (cf. [DR4]) de ce type de composant.

1.2 Objet du document

Ce document a pour objet de définir le plan des essais de validation du report sur PCB du composant suivants :

- UT8ER1M32M-QFP-132 (cf. Data sheet en ANNEXE)

Il sera réalisé un vecteur de tests : MQR10

Le vecteur de tests MQR10 sera réalisé en une seule pièce. La carte sera vernie.

Les responsabilités entre STEEL et le CNRS-LPP sont les suivantes :

- Opérations de report : Responsabilité STEEL
- Opérations d'essais : Responsabilité STEEL
- Opérations de contrôle : Responsabilité STEEL, CNRS-LPP et CNES

Industry Restricted :

Diffusion strictement limitée aux personnes et entités citées en première page

2 DOCUMENTS

2.1 Documents Applicables

- [DA1] High-reliability soldering for surface-mount and mixed technology – ECSS-Q-ST-70-38C du 31 juillet 2008
- [DA2] Manual soldering of high-reliability electrical connections – ECSS-Q-ST-70-08C du 6 Mars 2009

2.2 Documents de références et bibliographiques

- [DR1] Encombrement après pliage UT8ER1M32M-QFP-132
Plan Ref. 40-70038_trim-pliée Revision 0
- [DR2] Mode de report & collage
Plan Ref. 4221 157M02_0 Revision 0
- [DR3] Fiche Technique : SE-CABL-FT-028 Ed 0. Rev c « Procédé de brasage CMS des boîtiers multipolaires Flat Pack - Quad Flat Pack »
- [DR4] Fiche Technique : SE-CABL-FT-0xx Ed 0. Rev a « Procédé de brasage CMS des boîtiers multipolaires Flat Pack - Quad Flat Pack Side Brazed » - **A écrire**

3 DEFINITIONS

3.1 Structures de test ou cartes spécimens

Circuit imprimé utilisé pour évaluer et valider le report des composants. Celui-ci sera représentatif d'un modèle de vol, tant du point de vue conception mécanique, et électrique que du point de vue fabrication et sera équipé de un à cinq composants de chaque type.

4 CHAMP D'APPLICATION

Les essais décrits dans ce plan seront réalisés avec une carte spécimen, sur laquelle sera implantés les composants à qualifier et montées dans une mécanique spécifique.

Chacun des composants subira la file des essais spécifiés dans le § 7.

4.1 Configuration des cartes à tester

La structure de test utilisée pour cette campagne est dénommée **MQR10**

Elle est constituée de 1 carte. Cette carte est montée sur un module mécanique défini dans le § 5.

4.2 Types de composants et procédés

Le composant à valider est :

- UT8ER1M32M Boitier QFP-132 Side Brazed (cf. Data sheet en ANNEXE)

Le procédé à valider est le report et le brasage de ce composant sur la carte spécimen, représentative d'une utilisation réelle :

- Fiche Technique : SE-CABL-FT-0xx Ed 0. Rev a « Procédé de brasage CMS des boitiers multipolaires Flat Pack - Quad Flat Pack Side Brazed »

5 STRUCTURE DE TEST MQR10

5.1 Composants

Compte tenu de la taille et de la complexité de ce boîtier, il est prévu de ne reporter que 3 composants. Trois composants UT8ER1M32M-QFP-132, fournis par le CNRS-LPP seront montés sur la structure de test MQR10. *Ces composants seront des boîtiers nus, ils ne seront pas « daisy-chainé »*

Il n'est pas indispensable de prévoir des réparations pour cette campagne. En effet, notre procédure de réparation est déjà qualifiée sur des CQFP 208 et 256.

5.2 PCB

La figure ci-après représente le PCB équipé, utilisé pour réaliser les essais.

Le PCB MQR10 sera réalisé en polyimide. La qualité de fabrication du MQR10 sera au moins : IPC-A-600 classe 3.

Dans les grandes lignes, le PCB sera réalisé suivant ces spécifications :

- *Nombre de couches : MC4*
- *Nombre de Séquences de Perçage métallisées: 1*
- *Trous traversant.*
- *Classe : 4*
- *Matière : Polyimide 35N.*
- *Cu : 17.5µ de base.*
- *Epaisseur : 16/10° +/- 10%.*
- *Empilage : Homogène*
- *Finition : SnPb Refondu*
- *Dimension : 130 x 110 mm environ*

Il n'est pas prévu de faire des tests électriques sur la carte MQR10. Elle sera routée en conséquence et n'intégrera pas de connecteurs.

Chacun des composants sera encadré par un raidisseur mécanique.

Pour être représentatif du projet, le cadre raidisseur ne sera pas relié à la mécanique support du MQR10.

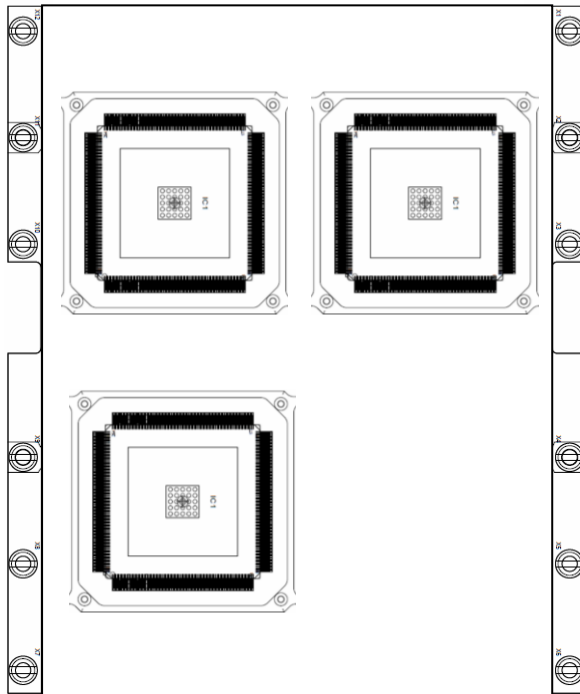


Figure 1 : PCB MQR10 vue TOP

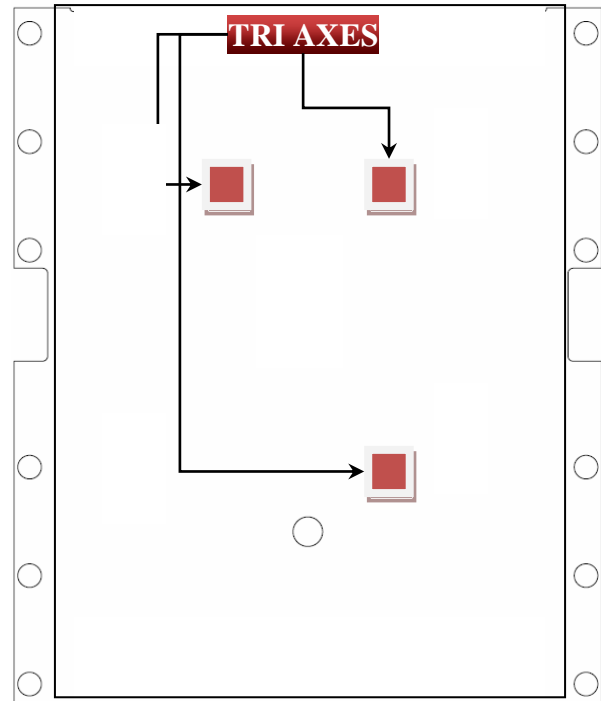


Figure 2 : PCB MQR10 vue BOTTOM

La position et le nombre de TRI AXES proposés ci-dessus est à confirmer.

Le PCB sera verni au MAPSIL.

Il n'est pas prévu de réaliser des tests électriques. Le routage du PCB se limitera à l'implantation des empreintes des CQFP-132 conformément à [DR2] [DR1]

Industry Restricted :

Diffusion strictement limitée aux personnes et entités citées en première page

5.3 Mécanique

La mécanique utilisée dans MQR10, intègre un PCB identique tel que défini dans le paragraphe 5.2.

La figure suivante fournit une représentation du montage mécanique utilisé pour MQR10. **Un cadre raidisseur sera monté.**

(A venir)

Figure 3 : Montage Vecteur de test MQR10

Industry Restricted :

Diffusion strictement limitée aux personnes et entités citées en première page

6 CRITERES DE REUSSITE

Les critères de réussite de la validation sont :

- La validation doit se dérouler conformément à ce document.
- Toutes les brasures doivent être OK conformément aux référentiels [DA1] et [DA2] .

7 CARACTERISATION DES ESSAIS DE VALIDATION

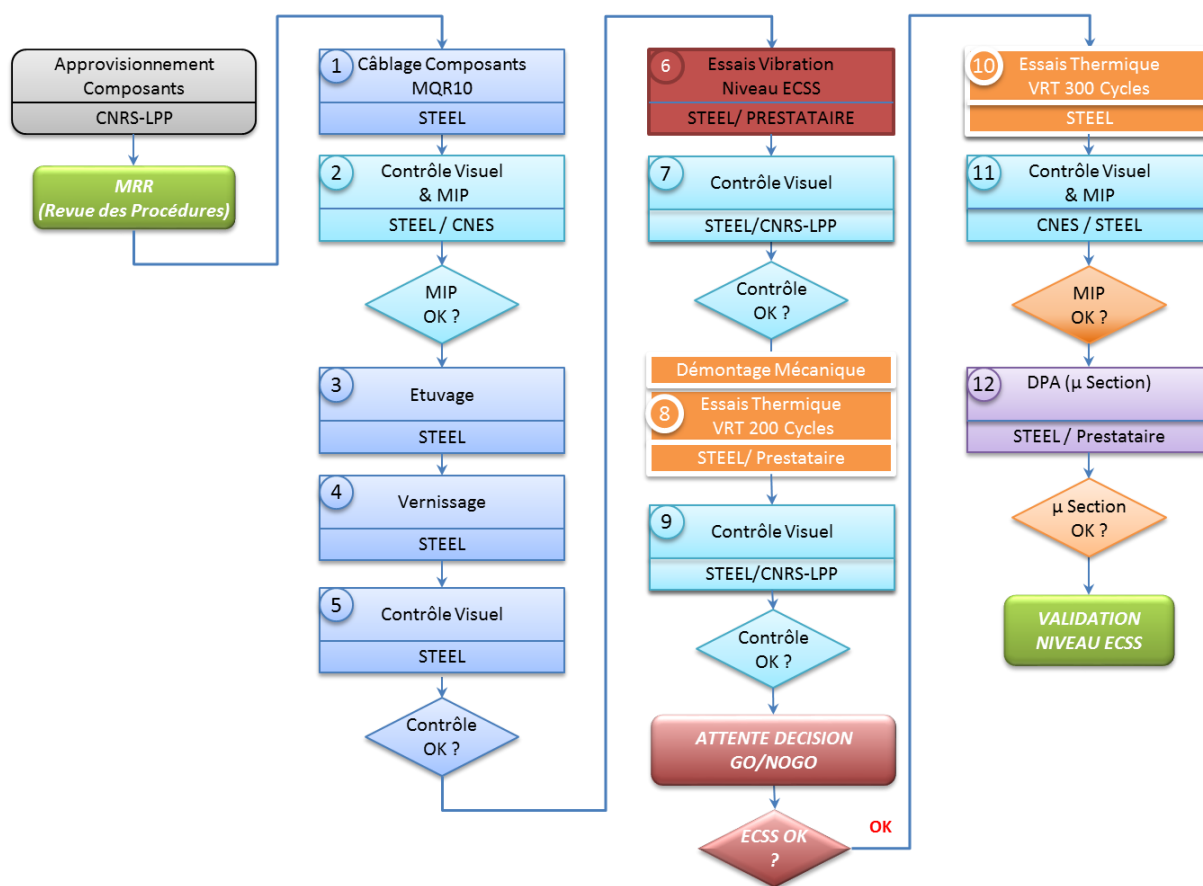
7.1 File des Essais pour MQR10

Les flowchart suivants définissent le type et l'ordre des tests et essais à réaliser pour qualifier les composants et les procédés stipulés au § 4.2 de ce document..

Chacun des essais sera réalisé en conformité avec les § 2.1 et § 2.2 de ce document.

Cette file d'essais appliquée définit une validation de niveau ECSS.

File des essais MQR10



7.2 Description des Opérations et des Essais

Les opérations, contrôles et essais tels que prévus dans la file d'essais (cf. § 7.1) seront réalisés conformément aux éléments suivants :

7.2.1 Câblage Composants

Le câblage des composants est réalisé en salle blanche (classe ISO 7 au moins)

Le câblage des composants est réalisé selon les procédés cités dans le § 4.2:

7.2.2 Contrôle Visuel et MIP

Ce contrôle visuel est réalisé sous binoculaire par STEEL ELECTRONIQUE et le CNES (ou le CNRS-LPP).

Il est réalisé avec un grossissement suffisant (20 à 40) pour détecter d'éventuels défauts de joints brasés.

Les brasages les plus typiques sont photographiés.

7.2.3 Tests Electriques

N/A

7.2.4 Etuvage

Réalisé selon le § 8.2.2 page 9 du document SE-CABL-PRC-021

Soit : *Etuver le circuit imprimé pendant 48 heures à 75°C sous vide (environ -0.50 bar).*

7.2.5 Vernissage

Réalisé selon le document SE-CABL-PRC-001

7.2.6 Contrôle Visuel

Ce contrôle visuel est réalisé sous binoculaire par STEEL ELECTRONIQUE.

Il est réalisé avec un grossissement suffisant (20 à 40)

7.2.7 Essais Vibration

7.2.7.1 Exigences générales (cf. [DA1] et [DA2])

1. Le MQR10 sera composé du **PCB équipé et de sa mécanique**.
2. Les niveaux d'entrée des vibrations sont mesurés sur la mécanique support.
3. Le comportement du PCB à l'accélération doit être surveillé et enregistré au cours des essais
4. Les essais de vibrations doivent être effectués dans les trois axes orthogonaux :
 - a. Un hors-plan,
 - b. Et deux dans le plan.
5. Autres spécificités :
 - a. Les essais sont réalisés par un sous-traitant placé sous la responsabilité de STEEL.
 - b. Le niveau des vibrations est mesuré sur les cartes
 - c. Les accélérations sont mesurées et enregistrées durant les essais.
 - d. Position des capteurs triaxes :
 - Suivant document d'instructions fournies par STEEL (3 capteurs , cf. **Figure 2**).
 - Les capteurs seront installés par le prestataire qui réalisera les essais vibrations.
 - e. Un rapport de test en vibrations est fourni par STEEL à la fin des essais.

7.2.7.2 Spécification Niveau ECSS

1. Niveaux (cf. [DA1] , [DA2])
 - a. Sinus survey

Level and frequency	
Amplitude	0,5 g 0 to peak
Frequency range	10 Hz to 2000 Hz
Sweep rate	2 octaves / minute
Direction	X , Y & Z axes

Tableau 7-1 : Essais de vibrations Sinus survey

b. Essais Sinus

Range (Hz)	PSD Level (0 to peak)	Sweep rate (Oct/ min)
Spacecraft		
25 to 100	20g	1
100 to 200	15g	
Duration: 1 cycle up from 25Hz to 200Hz		

Tableau 7-2 : Essais de vibrations Sinus

a. Sinus aléatoires

Perpendicular to PCB		Parallel to PCB	
Range (Hz)	PSD Level	Range (Hz)	PSD Level
20 to 100	+ 6 dB/oct.	20 to 100	+ 6 dB/oct.
100 to 500	1,0 g ² /Hz	100 to 800	0,5 g ² /Hz
500 to 2000	- 6 dB/oct.	800 to 2000	- 3 dB/oct.
Global : 28,5 g r.m.s.		Global : 27,1 g r.m.s.	
Duration: 5 minutes per axis			

Tableau 7-3 : Sévérité minimum pour les essais de vibrations Sinus aléatoires

2. Enchaînement des essais à réaliser :

Sur les 3 axes.

- Sinus survey (cf. Tableau 7-4)
- Sinus (cf. Tableau 7-5)
- Sinus survey (cf. Tableau 7-4)
- Essais de vibrations aléatoires (cf Tableau 7-6)
- Sinus survey (cf. Tableau 7-4)

Industry Restricted :

Diffusion strictement limitée aux personnes et entités citées en première page

7.2.8 Cycles Thermiques (VRT) en PA

7.2.8.1 Exigences (cf. [DA1] , [DA2])

- a. Ces essais sont applicables à MQR10.
 - b. La structure de test MQR10 sera démontée de sa mécanique et montée sur colonnettes.
 - c. **Les raidisseurs de la structure de test MQR10 seront démontés (AC)**
 - d. Le spécimen doit être cyclé en température dans l'air ou dans un gaz inerte.
 - e. Le spécimen doit être étuvé en température avant le début du cyclage de 200 cycle et avant le début du cyclage de 300 cycles afin d'éliminer l'humidité interne potentielle.
 - f. La température d'étuvage doit être comprise entre +60°C et +80°C
 - g. Les températures du cyclage thermique seront -55°C et +100°C
 - h. La pente de variation de la température durant le cyclage sera de 2°C par minute (elle ne doit pas excéder 10°C par minute).
 - i. Les paliers à chaque température extrême doivent être de 15 minutes minimum.
 - j. La valeur des thermocouples positionnés sur la surface du PCB sera enregistrée en continue
 - k. Le cyclage thermique sera réalisé en deux étapes
 - Une première étape de 200 cycles
 - Une seconde étape de 300 cycles
2. Un rapport des tests thermiques est fourni par STEEL à la fin des essais.

7.2.9 Micro section (DPA)

Ce test consiste à réaliser des micros section sur les broches et les composants définis lors du MIP (CNES) qui suit les essais en VRT.

Ces micros sections sont réalisées **en suivant les recommandations ESA (TECQT/2010/38/CV & TEC-QT /2013/398/CV)**

Un rapport de résultats est fourni à l'issue des micros sections réalisées.

8 VALIDATION

La validation est délivrée par le CNES à la fin des résultats des essais et des micros sections.

Industry Restricted :

Diffusion strictement limitée aux personnes et entités citées en première page

9 ANNEXE 1 : DATASHEET DU COMPOSANT UT8ER1M32M-QFP-132

Standard Products

UT8ER1M32 32Megabit SRAM MCM

UT8ER2M32 64Megabit SRAM MCM

UT8ER4M32 128Megabit SRAM MCM

Preliminary Data Sheet

August 2, 2010

www.aeroflex.com/memories



FEATURES

- ❑ 20ns Read, 10ns Write maximum access times available
- ❑ Functionally compatible with traditional 1M, 2M and 4M x 32 SRAM devices
- ❑ CMOS compatible input and output levels, three-state bidirectional data bus
 - I/O Voltages 2.3V to 3.6V, 1.7V to 2.0Vcore
- ❑ Available densities:
 - UT8ER1M32: 33, 554, 432 bits
 - UT8ER2M32: 67, 108, 864 bits
 - UT8ER4M32: 134, 217, 728 bits
- ❑ Operational environment:
 - Total-dose: 100 krad(Si)
 - SEL Immune: 111MeV-cm²/mg
 - SEU error rate = 6.0x10⁻¹⁶ errors/bit-day assuming geosynchronous orbit, Adam's 90% worst environment, and 6600ns default Scrub Rate Period (=97% SRAM availability)
- ❑ Packaging option:
 - 132-lead ceramic quad flatpack
- ❑ Standard Microelectronics Drawing:
 - UT8ER1M32: 5962-10202
 - QML Q, Q+ and Vcompliant
 - UT8ER2M32: 5962-10203
 - QML Q, Q+ and V pending
 - UT8ER4M32: 5962-10204
 - QML Q, Q+ and V pending

INTRODUCTION

The UT8ER1M32, UT8ER2M32, and UT8ER4M32 are high performance CMOS static RAM multichip modules (MCMs) organized as two, four or eight individual 524,288 words x 32 bits respectively. Easy memory expansion is provided by active LOW chip enables ($\overline{E_n}$), an active LOW output enable (\overline{G}), and three-state drivers. This device has a power-down feature that reduces power consumption by more than 90% when deselected. Autonomous (master) and demanded (slave) scrubbing continues while deselected.

Writing to the device is accomplished by driving one of the chip enable ($\overline{E_n}$) inputs LOW and the write enable (\overline{W}) input LOW. Data on the 32 I/O pins (DQ0 through DQ31) is then written into the location specified on the address pins (A0 through A18). Reading from the device is accomplished by driving one of the chip enables ($\overline{E_n}$) and output enable (\overline{G}) LOW while driving write enable (\overline{W}) HIGH. Under these conditions, the contents of the memory location specified by the address pins will appear on the I/O pins. **Note:** Only one $\overline{E_n}$ pin may be active at any time.

The 32 input/output pins (DQ0 through DQ31) are placed in a high impedance state when the device is deselected ($\overline{E_n}$ HIGH), the outputs are disabled (\overline{G} HIGH), or during a write operation ($\overline{E_n}$ LOW, \overline{W} LOW).

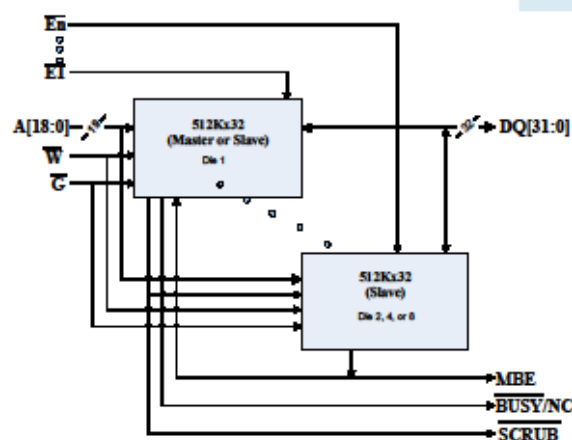


Figure 1. Block Diagram

Industry Restricted :

Diffusion strictement limitée aux personnes et entités citées en première page